PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-152565

(43) Date of publication of application: 24.05.2002

(51)Int.CI.

H04N 5/225 B41J 2/44 B41J 2/45 B41J 2/455 G05F 3/24 H04N 5/335 // H04N101:00

(21)Application number: 2000-337899

(71)Applicant: CANON INC

(22)Date of filing:

06.11.2000

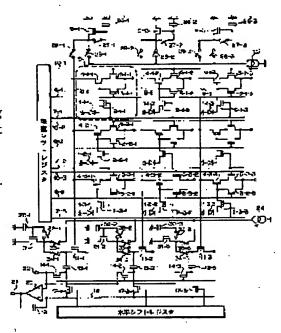
(72)Inventor: SAKURAGI KOSEI

(54) CONSTANT CURRENT SUPPLY DEVICE, SOLID-STATE IMAGE PICKUP DEVICE, IMAGE PICKUP SYSTEM, AND LIGHT-EMITTING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress fluctuation in the set current of a plurality of constant current circuits.

SOLUTION: There are provided a plurality of constant current circuits 9, a plurality of sample—and—hold means 26' and 27 which hold the current sample for maintaining the current supplied from the constant current circuit at a constant current, and a reference current source 25 which supplies the reference current for setting a current value to the plurality of sample—and—hold means.



LEGAL STATUS

[Date of request for examination]

10.12.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3793016

[Date of registration]

14.04.2006

[Number of appeal against examiner's decision

of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The constant current feeder equipped with two or more sample hold means which carry out sample hold of the current value for maintaining the current supplied from two or more current regulator circuit and each current regulator circuit to constant current, respectively, and the source of reference current which gives the reference current for setting up this current value to these two or more sample hold means.

[Claim 2] It is the constant current feeder characterized by maintaining constant current by said sample hold means having a switching means and a capacity means in a constant current feeder according to claim 1, and the electrical potential difference corresponding to said current value being held at this capacity means, and giving this electrical potential difference to said current regulator circuit.

[Claim 3] It is the constant current feeder which is said current regulator circuit's having a transistor, said switching means's being established between the main electrode of this transistor, and a control electrode in a constant current feeder according to claim 2, and said capacity means' being connected to the control electrode of a transistor, and turning on said switching means, and is characterized by holding the main electrode and control-electrode electrical potential difference corresponding to said current value for said capacity means.

[Claim 4] The solid state camera characterized by to use a constant-current feeder given [as a constant-current supply means give a bias current to said signal output line] in either of claims 1-3 in the solid state camera which is equipped with the magnification mold optoelectric transducer which has a photo-electric-conversion means and a magnification means change and amplify the signal charge formed by this photo-electric-conversion means to a signal level, connects this magnification mold optoelectric transducer to a signal output line, and outputs a signal through this signal output line.

[Claim 5] The solid state camera characterized by using a constant current feeder given [as a constant current supply means to give the bias current of said buffer amplifier] in either of claims 1-3 in the solid state camera which transmits the signal which is equipped with the optoelectric transducer which has two or more photo-electric-conversion means, connects this optoelectric transducer to a signal output line, and is outputted to this signal output line through a buffer. [Claim 6] It is the solid state camera characterized by using a constant current feeder given in either of claims 1-3 as a constant current supply means to be the magnification mold optoelectric transducer which has a magnification means for said optoelectric transducer to change into a signal level the signal charge formed by the photo-electric-conversion means and this photo-electric-conversion means in a constant current feeder according to claim 5, and to amplify, and to give a bias current to said signal output line.

[Claim 7] It is the solid state camera which said buffer amplifier is a field effect transistor in a solid state camera according to claim 5 or 6, and constitutes a source follower circuit from said current regulator circuit.

[Claim 8] The image pick-up system characterized by having a solid state camera according to claim 4 to 7, the optical system which carries out image formation of the light to this solid state camera, and the digital disposal circuit which processes the output signal from this solid state camera. [Claim 9] Luminescence equipment characterized by using the constant current feeder of a

publication for either of claims 1-3 in the luminescence equipment which carries out the constant current drive of two or more light emitting devices as a constant current supply means to supply constant current to these two or more light emitting devices.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention] [0001]

[Field of the Invention] Especially this invention is used with respect to a constant current feeder, a solid state camera, an image pick-up system, and luminescence equipment suitable for the solid state camera which has a current regulator circuit, an image pick-up system, and luminescence equipment.

[0002]

[Description of the Prior Art] The circuitry Fig. of an MOS mold solid state camera of the former [drawing 5] and drawing 6 are the timing chart.

[0003] In <u>drawing 5</u> each photo-electric-conversion cel S A photodiode 1 (1-1-1, 1-1-2, 1-1-3, --), The transfer switch 2 (2-1-1, 2-1-2, 2-1-3, --), a reset switch 3 (3-1-1, 3-1-2, 3-1-3, --), It consists of a magnification transistor 4 (4-1-1, 4-1-2, 4-1-3, --) and a selecting switch 5 (5-1-1, 5-1-2, 5-1-3, --). An MOS transistor can be used as the transfer switch 2, a reset switch 3, the magnification transistor 4, and a selecting switch 5.

[0004] Although the signal accumulated in the photodiode 1 arranged at each photo-electric-conversion cel S is read to the perpendicular output line 8 (8-1, 8-2, 8-3, --) connected to the magnification transistor 4 by the magnification transistor 4 as an electrical potential difference At this time, since the source follower circuit is constituted by the load transistor 9 (9-1, 9-2, --) used as the magnification transistor 4 and a current regulator circuit, the voltage signal according to the signal of a photodiode 1 is read to the perpendicular output line 8. Current Miller circuit consists of that electrical-potential-difference impression of the gate is carried out by the transistor 26 of the load transistor 9-1, 9-2, 9-3, and -- which a constant current source 25, and its gate and drain short-circuited. The load transistor 9, a constant current source 25, and a transistor 26 serve as a constant current supply means.

[0005] Furthermore, there is a source follower circuit which drives the clamp capacity 13 (13-1, 13-2, 13-3, --) in response to the electrical potential difference of this perpendicular output line 8. The transistor 12 (12-1, 12-2, 12-3, --) used as a transistor 11 (11-1, 11-2, 11-3, --) and a current regulator circuit constitutes this source follower circuit, and the gate constitutes current Miller circuit from electrical-potential-difference impression being carried out by the transistor 23 of a transistor 12-1, 12-2, 12-3, and -- which short-circuited a constant current source 24, and its gate and drain. A transistor for 14 (14-1, 14-2, 14-3, --) to set up the predetermined potential of the terminal of the output side of the clamp capacity 13 and 22 are power supply terminals set as predetermined potential.

[0006] A voltage signal is outputted from an output terminal 21 through the magnification amplifier 20 and the negative feedback capacity 19 through the transistor 11 from which the signal level which appears in the perpendicular output line 8 serves as buffer amplifier, the clamp capacity 13, the perpendicular signal line 16 (16-1, 16-2, 16-3, --), the level transfer switch 17 (17-1, 17-2, 17-3, --), and the water Hiraide line of force 18. A transistor 12, a transistor 23, and a constant current source 24 serve as a constant current supply means.

[0007] Sequential selection is made with a level shift register, and the level transfer switch 17 outputs a signal to the water Hiraide line of force 18 one by one from the perpendicular signal line 16. the transfer switch 2 (2-1-1, 2-1-2, and --) of each cel arranged by the line writing direction The

control terminal (in the case of an MOS transistor, it is the gate) of 2-2-1, 2-2-2, --,-- is connected to a signal line 7 (7-1, 7-2, --). the reset switch 3 (3-1-1, 3-1-2, and --) of each cel arranged by the line writing direction The control terminal of 3-2-1, 3-2-2, --,-- is connected to a signal line 6 (6-1, 6-2, --). The control terminal of the selecting switch 5 (5-1-1, 5-1-2, --, 5-2-1, 5-2-2, --,--) of each cel arranged by the line writing direction is connected to the signal line 10 (10-1, 10-2, --). [0008] Actuation of the above-mentioned MOS mold solid state camera is explained using drawing 6. Drawing 6 is a timing chart showing read-out of a signal in the above-mentioned MOS mold solid state camera, and actuation of the clamp mold noise reduction circuit which reduces the noise in the signal.

[0009] As shown in drawing 6, the magnification transistor 4-1-1 of the 1st line, 4-1-2, and -- are activated by impressing the signal pulse 101 of H level to a signal line 10-1. The reset transistor 3-1-1 of the 1st line, 3-1-2, and -- are turned on, and it is made for the reset potential of a sensor to appear in the perpendicular output line 8-1, 8-2, 8-3, and -- by impressing the signal pulse 102 of H level to a signal line 6-1. Mostly, to coincidence, the signal pulse 104 of H level is impressed to the gate, and the output potential of the source follower 11-1 according to the potential of the clamp capacity 13-1, 13-2, 13-3, and the clamp reference voltage of -- applied to both ends from a terminal 22 and sensor reset potential of the clamp transistor 14-1, 14-2, 14-3, and --, 11-2, and 11-3 is made to be impressed. In this actuation, a noise signal will be read from each cel arranged by the 1st line to the perpendicular output line 8, and a noise signal will be clamped by the clamp capacity 13. [0010] Then, by impressing the signal pulse 103 of H level to a signal line 7-1 The transfer switch 2-1-1, 2-1-2, 2-1-3, and -- are made to turn on. A photodiode 1-1-1, 1-1-2, 1-1-3, and the signal output corresponding to a signal charge of -- are read to the perpendicular output line 8-1, 8-2, 8-3, and --, and the potential according to the output of a source follower 11 appears in the end of the clamp capacity 13 in connection with it.

[0011] Then, the signal pulses 105, 106, and 107 of H level are added to the gate of the level transfer switch 17-1, 17-2, 17-3, and -- one by one with a level shift register. Sequential ON of the level transfer switch 17-1, 17-2, 17-3, and -- is carried out, and the signal from each cel arranged by the 1st line is outputted to the water Hiraide line of force 18, and with an operational amplifier 20 and the negative feedback capacity 19, a signal charge is changed into a signal level and it outputs from an output terminal 21.

[0012] Signal read-out of all cels is performed by performing actuation explained above about each cel arranged by the 2nd line, the 3rd line, and --.
[0013]

[Problem(s) to be Solved by the Invention] Although the gate of a transistor and the potential (in this case, GND potential) of the source which constitute a current regulator circuit are constituted on the assumption that a respectively equal thing, the current regulator circuit of the source follower in the above-mentioned configuration Since the aluminum used as wiring made on an actual semiconductor substrate has resistance of a certain value, Since the aluminum wire length which forms GND Rhine also becomes long as the chip configurations, such as the sensor IC which are many pixels, become large, since a voltage drop occurs because a current flows there, Since the programmed current of the current regulator circuit of the source follower which it becomes impossible to have disregarded the magnitude of the above-mentioned voltage drop, and was connected to each perpendicular output line 8 in drawing 5 is changed and the current value becomes smaller [the more distant place from the GND terminal of IC], There was a problem that the inclination (shading) in the output voltage of each perpendicular signal line will occur. Moreover, since it is necessary to enlarge the programmed current of the current regulator circuit connected to said source follower, consequently the amount of [of said GND wiring] voltage drop also increases [it will be necessary to lower the output impedance of said source follower and] in driving a sensor at a high speed, the current value of said constant current will be changed sharply. [0014] <u>Drawing 7</u> is the circuit diagram and property Fig. which expressed the above-mentioned technical problem typically. In drawing 7, 45 constitutes the source follower circuit for the perpendicular output line [in / 42 / a power supply terminal and / 41 / a GND terminal and 43, and / in 44 (44-1, 44-2, --) / drawing 5 \] 8-1, 8-2, and -- from each output terminal of a source follower, and transistors 46 and 47, and 48 (48-1, 48-2, --) is parasitism resistance which GND wiring has. [a

criteria constant current source] As shown in the property Fig. of <u>drawing 7</u>, the current of the current regulator circuit of each source follower falls to the current of the source of reference current, so that it keeps away from the GND terminal 42.

[Means for Solving the Problem] The constant current feeder of this invention is a constant current feeder equipped with two or more sample hold means which carry out sample hold of the current value for maintaining the current supplied from two or more current regulator circuit and each current regulator circuit to constant current, respectively, and the source of reference current which gives the reference current for setting up this current value to these two or more sample hold means. [0016] The solid state camera and image pick-up system of this invention use the constant current feeder of this invention. Moreover, the luminescence equipment of this invention uses the constant current feeder of this invention.

[0017] In addition, in this invention, a current regulator circuit is applicable regardless of the regurgitation mold which supplies a current in the form which slushes a current into a load, and the intake mold which supplies a current in the form where a current is slushed from a load. [0018] In this invention, since a current value is set as two or more current regulator circuits by sampling a current, it does not depend to the potential of GND wiring connected to each current regulator circuit fundamentally. [0019]

[Example] Hereafter, the example of this invention is explained to a detail using a drawing. [0020] <u>Drawing 1</u> is the circuitry Fig. showing the solid state camera used as the 1st example of this invention, and <u>drawing 2</u> is the timing chart. In <u>drawing 1</u>, since the configuration of a photoelectric-conversion cel is the same as <u>drawing 5</u>, the same sign is attached and explanation is omitted.

[0021] In this example, the current of constant current sources 24 and 25 is inserted in the sample / circuit for holding by the current regulator circuit (9 in <u>drawing 5</u>, 12) which gives the bias of the source follower in <u>drawing 5</u>. In addition, the load transistor 9, a constant current source 25, hold capacity 26', and a switch 27 serve as a constant current supply means (constant current feeder), and a transistor 31, a switch 32, a constant current source 24, and the hold capacity 30 serve as a constant current supply means (constant current feeder).

[0022] In drawing 1, 26' (26'-1, 26'-2, --) is hold capacity, and 27 (27-1, 27-2, --), 28 (28-1, 28-2, --), and 29 (29-1, 29-2, --) are switches. Moreover, 30 (30-1, 30-2, --) is hold capacity, and 32 (32-1, 32-2, --), 33 (33-1, 33-2, --), and 34 (34-1, 34-2, --) are switches. As switches 27, 28, and 29 and switches 32, 33, and 34, an MOS transistor can be used, for example. 31 (31-1, 31-2, --) is a load transistor.

[0023] Switches 27 and 28 are turned off at the time of ON and a hold at the time of a current sample, a switch 29 is the opposition, and the sample/hold of the output current of a current source 25 are performed by turning on at the time of OFF and a hold at the time of a sample. Similarly, switches 32 and 33 are turned off at the time of ON and a hold at the time of a current sample, a switch 34 is the opposition, and the sample/hold of the output current of a current source 24 are performed by turning on at the time of OFF and a hold at the time of a sample.

[0024] <u>Drawing 2</u> is a timing chart showing sample hold actuation of the above-mentioned bias current, the output of the sensor signal explained using <u>drawing 6</u>, and actuation of the clamp mold noise reduction circuit which reduces the noise included in the signal. Since the actuation in a sensor signal and a timing chart are the same as <u>drawing 6</u>, explanation is omitted.

[0025] Said current sampling is performed during the vertical-retrace-line period before transmitting a signal etc.

[0026] Where the signal 407 of L level is added to a switch 29-1, the signal pulse 401,402 of H level is added to a switch 27-1 and 28-1, respectively, the electrical potential difference between the gate sources according to the current value of a current source 25 generates a switch 27-1 and 28-1 to a transistor 9-1 in turning off ON and a switch 29-1, and the electrical potential difference is saved hold capacity 26'-1. A switch 27-1 is made to turn off before a switch 28-1 from the problem of the parasitism charge which a switch has. Next, in the same actuation, in order to make a switch 27-2 and 28-2 turn on, the signal pulse 403,404 is impressed and the electrical potential difference

between the gate sources of a transistor 9-2 is saved hold capacity 26'-2. Thus, after all current samplings are performed, a switch 29-1, 29-2, and 29-3 are made to turn on by making the signal pulse 407 into H level, and the bias constant current which a transistor 9-1, 9-2, and 9-3 generate is impressed to the perpendicular output line 8-1, 8-2, and 8-3.

[0027] To the same timing as the current sampling explained above, the current sampling of the bias current circuit for source followers is performed.

[0028] Where the signal 414 of L level is added to a switch 34-1, the signal pulse 408,409 of H level is added to a switch 32-1 and 33-1, respectively, the electrical potential difference between the gate sources according to the current value of a current source 24 generates a switch 32-1 and 33-1 to a transistor 31-1 in turning off ON and a switch 34-1, and the electrical potential difference is saved in the hold capacity 30-1. A switch 32-1 is made to turn off before a switch 33-1 from the problem of the parasitism charge which a switch has. Next, in the same actuation, in order to make a switch 32-2 and 33-2 turn on, the signal pulse 410,411 is impressed and the electrical potential difference between the gate sources of a transistor 31-2 is saved in the hold capacity 30-2. Thus, after all current samplings are performed, a switch 31-1, 31-2, and 31-3 are made to turn on by making the signal pulse 414 into H level, and the bias constant current which a transistor 31-1, 31-2, and 31-3 generate is supplied to a source follower 11-1, 11-2, and 11-3.

[0029] After a setup by the sampling of the required bias current in the above sensor is completed, signal read-out actuation explained using <u>drawing 6</u> is performed.

[0030] It becomes possible not to generate fluctuation of the signal level which appears in perpendicular signal lines, such as shading, even if it makes the value of each bias current increase, but to fill drive high-speed izing and highly-precise-izing of a sensor with performing such a bias current setup to coincidence.

[0031] The setting approach of the above bias currents cannot be restricted to a source follower, bias current circuits, such as an operational amplifier which accompanies each signal line, etc. can recognize a large number existence, and, of course, the output can be adapted to the circuit depending on fluctuation of GND potential or supply voltage.

[0032] <u>Drawing 3</u> is the circuitry Fig. showing the luminescence equipment used as the 2nd example of this invention, drives two or more light emitting devices for which the constant current drive was suitable, such as a laser diode and a light emitting diode, and shows the light emitting device drive circuit in the device which needs a high relative precision for the output characteristics, such as a laser beam printer.

[0033] In drawing 3, D1, D2, and -- are laser diode or light emitting diode (LED) (it explains as laser diode hereafter.). The MOS transistor which constitutes a differential circuit for M1-M4, and -- to switch laser diodes D1 and D2 and --, A switch for T1 and T2 to sample the current of a constant current source I1 as well as an example 1, N1 and N2, and -- are transistors, and save the electrical potential difference (Vgs) between the gate-sources according to the current value of a current source I1 at the hold capacity C1 and C2 and --. Since actuation of this current sampling is the same as an example 1, this explanation of operation is omitted.

[0034] In recent years, optical communication etc. is a big value, in order that the switching rate of each light emitting device may have a high speed very much, therefore the bias current of the above-mentioned differential circuit may also make this high-speed operation possible. Therefore, fluctuation of M1-M4 which constitute a current regulator circuit, and the GND potential used as a source electrical potential difference of -- is large by the voltage drop by the parasitism resistance which GND wiring has. Naturally fluctuation of the source potential of MOS transistor M1 will fluctuate the above-mentioned bias current.

[0035] The relative precision of the property of the current-luminescence reinforcement of two or more light emitting devices and the pulse width in switching becomes important [raising the relative precision of said bias current] in the optical-communication device using a light emitting device and laser beam printer of the above-mentioned plurality, in order to be greatly dependent on the relative precision of the above-mentioned bias current. It becomes possible to raise the relative precision of a bias current by using the light emitting device drive circuit shown in drawing 3.

[0036] Based on drawing 4, one example at the time of applying the solid state image sensor of this invention to a still camera is explained in full detail.

[0037] <u>Drawing 4</u> is the block diagram showing the case where the solid state image sensor of this invention is applied to a "still video camera."

[0038] The barrier to which 51 serves both as protection and main switch of a lens in drawing 4, Drawing for the lens with which 52 carries out image formation of the optical image of a photographic subject to a solid state image sensor 54, and 53 to carry out adjustable [of the quantity of light which passed along the lens 52], A solid state image sensor for 54 to incorporate the photographic subject by which image formation was carried out with the lens 52 as a picture signal, The A/D converter which performs analog-to-digital conversion of the picture signal with which 56 is outputted from a solid state image sensor 54, The signal-processing section which 57 performs various kinds of amendments to the image data outputted from A/D converter 56, or compresses data, 58 in a solid state image sensor 54, the image pick-up digital disposal circuit 55, A/D converter 56, and the signal-processing section 57 The timing generating section which outputs various timing signals, whole control and operation part by which 59 controls various operations and the whole still video camera, The interface section for the memory section for 60 to memorize image data temporarily and 61 to perform record or read-out to a record medium, A record medium with removable semiconductor memory for 62 to perform record or read-out of image data etc. and 63 are the interface sections for communicating with an external computer etc.

[0039] Next, actuation of the still video camera at the time of the photography in the abovementioned configuration is explained.

[0040] When opened by the barrier 51, the Maine power source is turned on, then the power source of a control system turns on, and the power source of image pick-up system circuits, such as A/D converter 56, is turned on further. And in order to control light exposure, whole control and operation part 59 extract, and makes 53 disconnection, and after the signal outputted from the solid state image sensor 54 is changed with A/D converter 56, it is inputted into the signal-processing section 57.

[0041] Exposure based on the data is calculated by whole control and operation part 59. Judging brightness by the result of having performed this photometry, according to that result, whole control and operation part 59 control a diaphragm.

[0042] Next, based on the signal outputted from the solid state image sensor 54, a high frequency component is taken out and distance to a photographic subject is calculated by whole control and operation part 59. Then, when a lens is driven, it judges whether it is a focus and it judges that it is not focusing, a lens is driven again and ranging is performed. And after a focus is checked, this exposure starts.

[0043] After exposure is completed, A/D conversion of the picture signal outputted from the solid state image sensor 54 is carried out with A/D converter 56, and it is written in the memory section by whole control and operation part 59 through the signal-processing section 57.

[0044] Then, the data stored in the memory section 60 are recorded on the record medium 62 with removable semiconductor memory etc. by control of whole control and operation part 59 through the record-medium control I/F section.

[0045] Moreover, it may input into a direct computer etc. through the external I/F section 63, and an image may be processed.

[0046]

[Effect of the Invention] As explained above, according to this invention, the effect of the voltage drop by the parasitism resistance which each wiring of GND and a power source has can be avoided, and fluctuation of the programmed current of two or more current regulator circuits can be suppressed.

[0047] As opposed to circuits where a large number existence is recognized, and the output current is influenced to fluctuation of GND potential or power-source potential, such as a current regulator circuit which accompanies the perpendicular signal line in image pick-up equipment especially The output current of the constant current source used as a reference by setting up a current by the sample / holding and referring to a certain reference voltage The effect of the voltage drop by the parasitism resistance which each wiring of the current by its consumed electric current etc., and a GND and a power source has can be avoided, and the precision of the output of an image sensor can be raised.

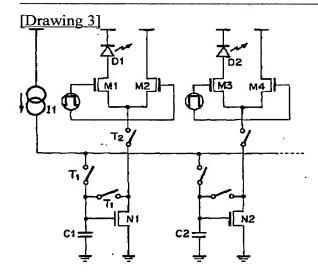
[Translation done.]

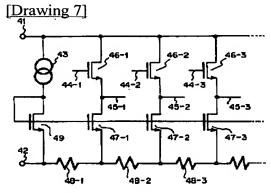
* NOTICES *

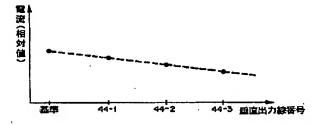
JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

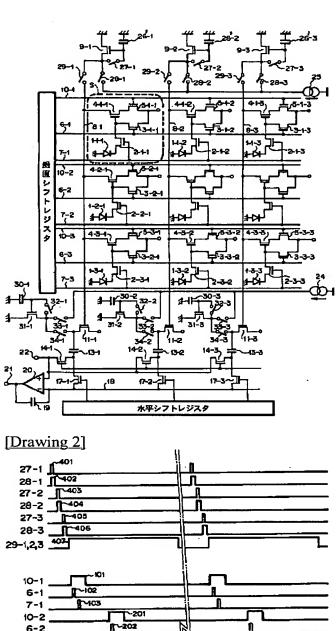
DRAWINGS





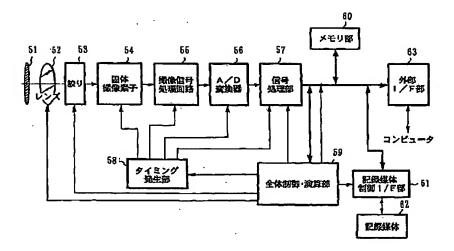


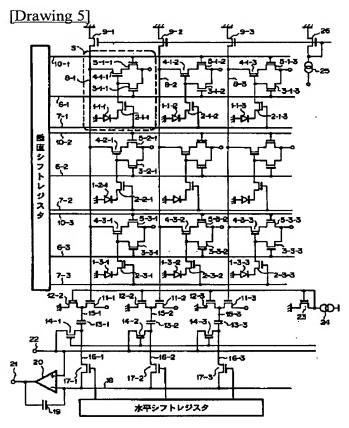
[Drawing 1]



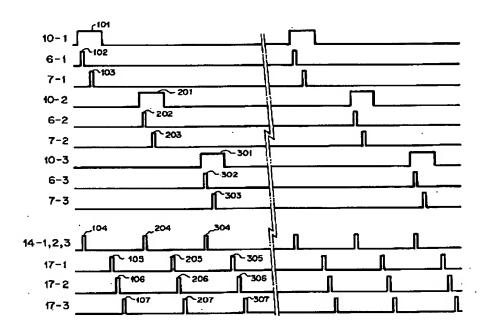
~201 ~202 6-2 L-502 7-2 -301 -302 10-3 6-3 T~303 7-3 14-1,2,3 17-1 17-2 **1-207** -107 17-3 32-1 33-1 1-409 32-2 1-410 33-2 ______ 32-3 _ 442 33-3 ______ 34-1,2,3 <u>444</u> 1-4/3

[Drawing 4]





[Drawing 6]



[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2002-152565

(P2002-152565A)

(43)公開日 平成14年5月24日(2002.5.24)

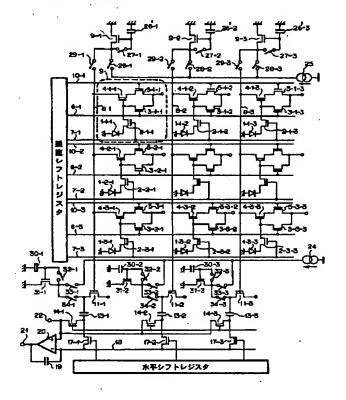
 										
(51) Int.Cl. ⁷		識別記号	F I					テーマコード(参考)		
H04N	5/225		H0	4 N	5/225		•	F	2 C 1 6 2	
								D	5 C O 2 2	
B41J	2/44	•	G 0	5 F	3/24			Α	5 C O 2 4	
	2/45		H0	4 N	5/335			E	5 H 4 2 0	
	2/455		101: 00							
		審查請求	有	請求	項の数9	OL	(全 9	頁)	最終頁に統く	
(21)出願番号		特願2000-337899(P2000-337899)	(71)	出願人	000001	007				
(51) MWHH (2		14 ma 2000 33 1033 (1 2000 33 1033)	(11)	шену			A\$1.			
(22)出顧日		キヤノン株式会社 P成12年11月6日(2000.11.6) 東京都大田区下丸子3丁目30番2号								
(<i>CZ)</i> (LIM) (I		一元[24][月 0 日 (2000.][.0)	(70)	ere u⊐t			LNG	2 1 E	30世 2 号	
		0.0	(12)	発明者			~L>		00 T 0 D 1 D	
		·						3 1 目	30番2号 キヤ	
					ノン株	式会社	内			
			(74)	代理人	100065	385				
					弁理士	山下	穣平		•	
			F夕	ー ム(参考) ·2C	1 6 2 AE	21 AE2	3 AE47	AF13 AF36	
						FA	04 FA17	7 FA18	1	
		· .			50	022 AA	13 AB12	2 AB40	AC42 AC69	
									GY39 HX13	
					50		40 HX48			
					EU				NB31 NB37	
					on	4ZU NA	TI NDO	NDZ0	JEGN TEGN	

(54) 【発明の名称】 定電流供給装置、固体操像装置、摄像システム及び発光装置

(57)【要約】

【課題】 複数の定電流回路の設定電流の変動を抑える。

【解決手段】 複数の定電流回路9と、各定電流回路から供給される電流を定電流に維持するための電流値をそれぞれサンプルホールドする複数のサンプルホールド手段26′、27と、電流値を設定するための基準電流を複数のサンプルホールド手段に与える基準電流源25と、を備える。



【特許請求の範囲】

【請求項1】 複数の定電流回路と、各定電流回路から 供給される電流を定電流に維持するための電流値をそれ ぞれサンプルホールドする複数のサンプルホールド手段 と、該電流値を設定するための基準電流を該複数のサン プルホールド手段に与える基準電流源と、を備えた定電 流供給装置。

【請求項2】 請求項1に記載の定電流供給装置において、前記サンプルホールド手段は、スイッチ手段と容量手段とを有し、該容量手段には前記電流値に対応する電圧が保持され、該電圧を前記定電流回路に与えることで定電流を維持することを特徴とする定電流供給装置。

【請求項3】 請求項2に記載の定電流供給装置において、前記定電流回路はトランジスタを有し、

前記スイッチ手段は該トランジスタの主電極と制御電極間に設けられ、前記容量手段はトランジスタの制御電極に接続され、前記スイッチ手段をオンすることで、前記電流値に対応する主電極・制御電極電圧を前記容量手段に保持することを特徴とする定電流供給装置。

【請求項4】 光電変換手段と、この光電変換手段によって形成された信号電荷を信号電圧に変換して増幅する 増幅手段とを有する増幅型光電変換素子を備え、この増 幅型光電変換素子を信号出力線に接続し、該信号出力線 を介して信号を出力する固体撮像装置において、

前記信号出力線に、バイアス電流を与える定電流供給手 段として、請求項1から3のいずれかに記載の定電流供 給装置を用いたことを特徴とする固体撮像装置。

【請求項5】 複数の光電変換手段を有する光電変換素子を備え、この光電変換素子を信号出力線に接続し、この信号出力線に出力される信号をバッファーを介して伝送する固体撮像装置において、

前記バッファーアンプのバイアス電流を与える定電流供 給手段として、請求項1から3のいずれかに記載の定電 流供給装置を用いたことを特徴とする固体撮像装置。

【請求項6】 請求項5に記載の定電流供給装置において、前記光電変換素子は、光電変換手段と、この光電変換手段によって形成された信号電荷を信号電圧に変換して増幅する増幅手段とを有する増幅型光電変換素子であり、前記信号出力線に、バイアス電流を与える定電流供給手段として、請求項1から3のいずれかに記載の定電流供給装置を用いたことを特徴とする固体撮像装置。

【請求項7】 請求項5又は請求項6に記載の固体撮像装置において、前記バッファーアンプは電界効果型トランジスタであり、前記定電流回路とでソースフォロワー回路を構成する固体撮像装置。

【請求項8】 請求項4~7のいずれかに記載の固体撮像装置と、該固体撮像装置へ光を結像する光学系と、該固体撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とする撮像システム。

【請求項9】 複数の発光素子を定電流駆動する発光装

置において、該複数の発光素子に定電流を供給する定電 流供給手段として、請求項1から3のいずれかに記載の 定電流供給装置を用いたことを特徴とする発光装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、定電流供給装置、 固体撮像装置、撮像システム及び発光装置に係わり、特 に定電流回路を有する固体撮像装置、撮像システム、発 光装置に好適に用いられるものである。

10 [0002]

30

【従来の技術】図5は従来の、MOS型固体撮像装置の 回路構成図、図6はそのタイミング図である。

【0003】図5において、各光電変換セルSは、フォトダイオード1(1-1-1, 1-1-2, 1-1-3, …)、転送スイッチ2(2-1-1, 2-1-2, 2-1-3, …)、リセットスイッチ3(3-1-1, 3-1-2, 3-1-3, …)、増幅トランジスタ4(4-1-1, 4-1-2, 4-1-3, …)、選択スイッチ5(5-1-1, 5-1-2, 5-1-3, …)

20 から構成される。転送スイッチ2、リセットスイッチ3、増幅トランジスタ4、選択スイッチ5としてはMOSトランジスタを用いることができる。

【0004】各光電変換セルSに配置されたフォトダイオード1に蓄積された信号は増幅トランジスタ4によって電圧として、増幅トランジスタ4に接続される垂直出力線8(8-1,8-2,8-3,…)に読み出されるが、この時、増幅トランジスタ4と定電流回路となっている負荷トランジスタ9(9-1,9-2,…)によってソースフォロワー回路が構成されているのでフォトダイオード1の信号に応じた電圧信号が垂直出力線8に読み出される。負荷トランジスタ9-1,9-2,9-3,…のゲートは、定電流源25と、そのゲートとドレインが短絡されたトランジスタ26によって電圧印加されることでカレントミラー回路が構成されている。負荷トランジスタ9、定電流源25、トランジスタ26は定電流供給手段となる。

【0005】さらに、この垂直出力線8の電圧を受け、クランプ容量13(13-1,13-2,13-3,…)を駆動するソースフォロワー回路がある。このソー40 スフォロワー回路を構成するのはトランジスタ11(11-1,11-2,11-3,…)と定電流回路となるトランジスタ12(12-1,12-2,12-3,…)であり、トランジスタ12-1,12-2,12-3,…のゲートは、定電流源24と、そのゲートとドレインを短絡したトランジスタ23によって電圧印加されることでカレントミラー回路を構成している。14(14-1,14-2,14-3,…)はクランプ容量13の出力側の端子の所定の電位を設定するためのトランジスタ、22は所定の電位に設定する電源端子である。

) 【0006】垂直出力線8に現れる信号電圧はバッファ

ーアンプとなるトランジスタ11、クランプ容量13、 垂直信号線16(16-1, 16-2, 16-3, …)、水平転送スイッチ17(17-1, 17-2, 1 7-3, …)、水平出力線18を経て、増幅アンプ20 と負帰還容量19を介して電圧信号が出力端子21から 出力される。トランジスタ12、トランジスタ23、定・ 電流源24は定電流供給手段となる。

【0007】水平転送スイッチ17は、水平シフトレジ スタにより順次選択され、垂直信号線16から順次信号 を水平出力線18に出力する。行方向に配列された各セ ルの転送スイッチ2 (2-1-1, 2-1-2, …、2 -2-1, 2-2-2, ···、···) の制御端子 (MOSト ランジスタの場合はゲート)は信号線7(7-1、7-2、…)に接続され、行方向に配列された各セルのリセ ットスイッチ3 (3-1-1, 3-1-2, …、3-2 -1, 3-2-2, …、…) の制御端子は信号線6 (6 - 1 、6 - 2 、···) に接続され、行方向に配列された各 セルの選択スイッチ5(5-1-1,5-1-2,…、 5-2-1, 5-2-2, …、…) の制御端子は信号線 10(10-1、10-2、…) に接続されている。

【0008】上記MOS型固体撮像装置の動作を図6を 用いて説明する。図6は上記MOS型固体撮像装置にお ける、信号の読み出し、及びその信号における雑音を低 減するクランプ型雑音低減回路の動作を表すタイミング 図である。

【0009】図6に示すように、信号線10-1にHレ ベルの信号パルス101を印加することによって、第1 行目の増幅トランジスタ4-1-1、4-1-2、…を 活性化させる。信号線6-1にHレベルの信号パルス1 02を印加することによって第1行目のリセットトラン ジスタ3-1-1, 3-1-2, …をオンし、垂直出力 線8-1, 8-2, 8-3, …にセンサーのリセット電 位が現れるようにする。ほぼ同時に、クランプトランジ スタ14-1, 14-2, 14-3, …のゲートにHレ ベルの信号パルス104を印加して、クランプ容量13 - 1, 13-2, 13-3, …の両端に端子22から加 えられるクランプ基準電圧の電位と、センサーリセット 電位に応じたソースフォロワー11-1, 11-2, 1 1-3の出力電位が印加されるようにする。この動作 で、第1行目に配列された各セルからノイズ信号が垂直 出力線8に読み出され、クランプ容量13にノイズ信号 がクランプされることになる。

【0010】その後、信号線7-1にHレベルの信号パ ルス103を印加することにより、転送スイッチ2-1 -1, 2-1-2, 2-1-3, …をオンさせ、フォト ダイオード1-1-1, 1-1-2, 1-1-3, …の 信号電荷に対応する信号出力が垂直出力線8-1,8-2, 8-3, …に読み出され、それにともなってソース フォロワー11の出力に応じた電位がクランプ容量13 の一端に現われる。

【0011】その後、水平シフトレジスタによって、水 平転送スイッチ17-1, 17-2, 17-3, …のゲ ートにHレベルの信号パルス105、106、107を 順次加えて、水平転送スイッチ17-1,17-2,1 7-3. …を順次オンして、第1行目に配列された各セ

ルからの信号を水平出力線18に出力し、演算増幅器2 0と負帰還容量19によって信号電荷を信号電圧に変換 し、出力端子21から出力する。

【0012】以上説明した動作を第2行目、第3行目、 10 …に配列された各セルについて行うことで、全セルの信 号読み出しを行う。

[0013]

【発明が解決しようとする課題】上記構成におけるソー スフォロワーの定電流回路は、定電流回路を構成するト ランジスタのゲートとソースの電位(この場合はGND電 位)がそれぞれ等しいことを前提に構成されているが、 実際の半導体基板上に作られる、配線となるアルミはあ る値の抵抗を有するため、そこに電流が流れることで電 圧降下が発生するため、多画素のセンサーICなど、その 20 チップ形状が大きくなるにつれ、GNDラインを形成する アルミ配線長も長くなるため、上記電圧降下の大きさは 無視できなくなり、図5における各垂直出力線8に接続 されたソースフォロワーの定電流回路の設定電流は変動 し、ICのGND端子に遠いところほど、その電流値は小さ くなるため、各垂直信号線の出力電圧にある傾き(シェ ーディング)が発生してしまうという問題があった。ま た、センサーを髙速に駆動する場合には、前記ソースフ ォロワーの出力インピーダンスを下げる必要が生じるた め、前記ソースフォロワーに接続された定電流回路の設 定電流を大きくする必要があり、その結果、前記GND配 線の電圧降下分も増加するので、前記定電流の電流値は 大きく変動することになる。

【0014】図7は上記の課題を模式的に表した回路図 及び特性図である。図7において、41は電源端子、4 2はGND端子、43は基準定電流源、44(44-1, 44-2, …) は図5における垂直出力線8-1, 8-2. …を、45はソースフォロワーの各出力端子、トラ ンジスタ46と47でソースフォロワー回路を構成して おり、48 (48-1, 48-2, …) はGND配線が有 40 する寄生抵抗である。図7の特性図に示すように、基準 電流源の電流に対し、各ソースフォロワーの定電流回路 の電流はGND端子42から遠ざかるほど低下する。

[0015]

【課題を解決するための手段】本発明の定電流供給装置 は、複数の定電流回路と、各定電流回路から供給される 電流を定電流に維持するための電流値をそれぞれサンプ ルホールドする複数のサンプルホールド手段と、該電流 値を設定するための基準電流を該複数のサンプルホール ド手段に与える基準電流源と、を備えた定電流供給装置 50 である。

【0016】本発明の固体撮像装置および撮像システム は本発明の定電流供給装置を用いたものである。また本 発明の発光装置は本発明の定電流供給装置を用いたもの である。

【0017】なお、本発明においては、定電流回路は負荷に電流を流し込む形で電流を供給する吐出型、負荷から電流が流し込まれる形で電流を供給する吸込型を問わず適用することができる。

【0018】本発明では、複数の定電流回路に電流をサンプリングすることで電流値の設定を行うので、各定電流回路に接続されているGND配線の電位に基本的には依存しない。

[0019]

【実施例】以下、本発明の実施例について図面を用いて 詳細に説明する。

【0020】図1は本発明の第1の実施例となる固体撮像装置を示す回路構成図であり、図2はそのタイミング図である。図1において、光電変換セルの構成は図5と同じなので同一符号を付して説明は省略する。

【0021】本実施例においては、図5におけるソースフォロワーのバイアスを与える定電流回路(図5内の9、12)に定電流源24、25の電流をサンプル/ホールドするための回路が挿入されている。なお、負荷トランジスタ9、定電流源25、ホールド容量26′、スイッチ27は定電流供給手段(定電流供給装置)となり、またトランジスタ31、スイッチ32、定電流源24、ホールド容量30は定電流供給手段(定電流供給装置)となる。

【0022】図1において、26′(26′-1,26′-2,…)はホールド容量、27(27-1,27-2,…),28(28-1,28-2,…),29(29-1,29-2,…)はスイッチである。また、30(30-1,30-2,…)はホールド容量、32(32-1,32-2,…),33(33-1,33-2,…),34(34-1,34-2,…)はスイッチである。スイッチ27,28,29、スイッチ32,33,34としては、例えばMOSトランジスタを用いることができる。31(31-1,31-2,…)は負荷トランジスタである。

【0023】スイッチ27と28は電流サンプル時にオン、ホールド時にオフし、スイッチ29は、その逆相で、サンプル時にオフ、ホールド時にオンすることで電流源25の出力電流のサンプル/ホールドを行う。同様に、スイッチ32と33は電流サンプル時にオン、ホールド時にオフし、スイッチ34は、その逆相で、サンプル時にオフ、ホールド時にオンすることで電流源24の出力電流のサンプル/ホールドを行う。

【0024】図2は上記バイアス電流のサンプルホール 等の垂直信 ド動作と、図6を用いて説明したセンサー信号の出力、 ンサーのほ 及びその信号に含まれる雑音の低減を行うクランプ型雑 50 能になる。

音低減回路の動作を表すタイミング図である。センサー 信号における動作、タイミング図は図6と同じなので説 明は省略する。

【0025】信号の転送を行う前の垂直帰線期間中など に、前記電流サンプリングを行う。

【0026】スイッチ29-1にLレベルの信号407 を加えた状態で、スイッチ27-1と28-1にそれぞ れHレベルの信号パルス401,402を加え、スイッ チ27-1と28-1をオン、スイッチ29-1をオフ 10 することで、電流源25の電流値に応じたゲート・ソー ス間電圧がトランジスタ9-1に発生し、その電圧がホ ールド容量26′-1に保存される。スイッチの有する 寄生電荷の問題からスイッチ27-1をスイッチ28-1より先にオフさせる。次に同様な動作で、スイッチ2 7-2, 28-2をオンさせるために、信号パルス40 3, 404を印加し、ホールド容量26′-2にトラン ジスタ9-2のゲート・ソース間電圧を保存する。この ようにして全ての電流サンプリングが行われた後、信号 パルス407をHレベルとして、スイッチ29-1.2 20 9-2, 29-3をオンさせ、トランジスタ9-1, 9 -2.9-3の発生するバイアス定電流を垂直出力線8 -1,8-2,8-3に印加する。

【0027】以上説明した電流サンプリングと同様のタイミングで、ソースフォロワー用バイアス電流回路の電流サンプリングを行う。

【0028】スイッチ34-1にLレベルの信号414 を加えた状態で、スイッチ32-1と33-1にそれぞ れHレベルの信号パルス408、409を加え、スイッ チ32-1と33-1をオン、スイッチ34-1をオフ 30 することで、電流源24の電流値に応じたゲート・ソー ス間電圧がトランジスタ31-1に発生し、その電圧が ホールド容量30-1に保存される。スイッチの有する 寄生電荷の問題からスイッチ32-1をスイッチ33-1より先にオフさせる。次に同様な動作で、スイッチ3 2-2, 33-2をオンさせるために、信号パルス41 0, 411を印加し、ホールド容量30-2にトランジ スタ31-2のゲート・ソース間電圧を保存する。この ようにして全ての電流サンプリングが行われた後、信号 パルス414をHレベルとして、スイッチ31-1,3 40 1-2, 31-3をオンさせ、トランジスタ31-1, 31-2,31-3の発生するバイアス定電流をソース フォロワー11-1、11-2、11-3に供給する。 【0029】以上のセンサー内の必要なバイアス電流の サンプリングによる設定が終了した後、図6を用いて説

【0030】このようなバイアス電流設定を行うことで、各バイアス電流の値を増加させてもシェーディング等の垂直信号線に現れる信号電圧の変動は発生せず、センサーの高速駆動化と髙精度化を同時に満たすことが可能になる。

明した信号読み出し動作を行う。

【0031】以上のようなバイアス電流の設定方法はソースフォロワーに限るものではなく、各信号線に付随する演算増幅器などのバイアス電流回路など、多数存在し、その出力がGND電位または電源電圧の変動に依存する回路に対し適応可能であることは勿論である。

【0032】図3は本発明の第2の実施例となる発光装置を示す回路構成図であり、定電流駆動が適したレーザダイオードや発光ダイオード等の発光素子を複数駆動し、レーザービームプリンター等その出力特性に高い相対精度が必要な機器における発光素子駆動回路を示して10いる。

【0033】図3において、D1,D2, …はレーザーダイオードもしくは発光ダイオード(LED)(以下、レーザーダイオードとして説明する。)で、M1~M4, …はレーザーダイオードD1,D2, …をスイッチングするための差動回路を構成するMOSトランジスタ、T1, T2は実施例1と同様に定電流源I1の電流をサンプリングするためのスイッチ、N1, N2, …はトランジスタであり、電流源I1の電流値に応じたゲートーソース間電圧(Vgs)をホールド容量C1, C2, …に保存する。この電流サンプリングの動作は実施例1と同じであるので、この動作説明は省略する。

【0034】近年、光通信など、各発光素子のスイッチング速度は非常に高速になっており、したがって上記差動回路のバイアス電流も、この高速動作を可能にするため大きな値になっている。したがって、定電流回路を構成するM1~M4、…のソース電圧となっているGND電位の変動は、GND配線の有する寄生抵抗による電圧降下によって大きくなっている。MOSトランジスタM1のソース電位が変動すると、上記バイアス電流は当然変動してしまう。

【0035】複数の発光素子の電流-発光強度の特性や、スイッチングにおけるパルス幅の相対精度は上記バイアス電流の相対精度に大きく依存するため、上記複数の発光素子を用いる光通信機器やレーザービームプリンターなどでは前記バイアス電流の相対精度を向上させることが重要となる。図3に示した発光素子駆動回路を用いることによりバイアス電流の相対精度を向上させることが可能となる。

【0036】図4に基づいて、本発明の固体撮像素子をスチルカメラに適用した場合の一実施例について詳述する。

【0037】図4は、本発明の固体撮像素子を「スチルビデオカメラ」に適用した場合を示すブロック図である。

【0038】図4において、51はレンズのプロテクトとメインスイッチを兼ねるバリア、52は被写体の光学像を固体撮像素子54に結像させるレンズ、53はレンズ52を通った光量を可変するための絞り、54はレンズ52で結像された被写体を画像信号として取り込むた

めの固体撮像素子、56は固体撮像素子54より出力される画像信号のアナログーディジタル変換を行うA/D変換器、57はA/D変換器56より出力された画像データに各種の補正を行ったりデータを圧縮する信号処理部、58は固体撮像素子54、撮像信号処理回路55、A/D変換器56、信号処理部57に、各種タイミング信号を出力するタイミング発生部、59は各種演算とスチルビデオカメラ全体を制御する全体制御・演算部、60は画像データを一時的に記憶する為のメモリ部、61、は記録媒体に記録または読み出しを行うためのインターフェース部、62は画像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体、63は外部コンピュータ等と通信する為のインターフェース部である。

【0039】次に、前述の構成における撮影時のスチルビデオカメラの動作について説明する。

【0040】バリア51がオープンされるとメイン電源がオンされ、次にコントロール系の電源がオンし、更に A/D変換器56などの撮像系回路の電源がオンされ る。それから、露光量を制御する為に、全体制御・演算部59は絞り53を開放にし、固体撮像素子54から出力された信号はA/D変換器56で変換された後、信号処理部57に入力される。

【0041】そのデータを基に露出の演算を全体制御・演算部59で行う。この測光を行った結果により明るさを判断し、その結果に応じて全体制御・演算部59は絞りを制御する。

【0042】次に、固体撮像素子54から出力された信号をもとに、高周波成分を取り出し被写体までの距離の 演算を全体制御・演算部59で行う。その後、レンズを 駆動して合焦か否かを判断し、合焦していないと判断し た時は、再びレンズを駆動し測距を行う。そして、合焦 が確認された後に本露光が始まる。

【0043】露光が終了すると、固体撮像素子54から出力された画像信号はA/D変換器56でA/D変換され、信号処理部57を通り全体制御・演算部59によりメモリ部に書き込まれる。

【0044】その後、メモリ部60に蓄積されたデータは、全体制御・演算部59の制御により記録媒体制御I 40 / F部を通り半導体メモリ等の着脱可能な記録媒体62 に記録される。

【0045】また、外部I/F部63を通り直接コンピュータ等に入力して画像の加工を行ってもよい。

[0046]

【発明の効果】以上説明したように、本発明によれば、GND,電源の各配線の有する寄生抵抗による電圧降下の影響を回避して、複数の定電流回路の設定電流の変動を抑えることができる。

【0047】特に撮像装置内の、垂直信号線に付随する 定電流回路など、多数存在し、かつその出力電流がCND 電位や電源電位の変動に対し影響を受ける回路に対して、リファレンスとなる定電流源の出力電流をサンプル/ホールドし、ある基準電圧を参照することで電流の設定を行なうことで、自らの消費電流などによる電流とGND,電源の各配線の有する寄生抵抗による電圧降下の影響を回避し、撮像素子の出力の精度を向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例となる固体撮像装置を示す回路構成図である。

【図2】バイアス電流のサンプルホールド動作と、センサー信号の出力、及びその信号に含まれる雑音の低減を行うクランプ型雑音低減回路の動作を表すタイミング図である。

【図3】本発明の第2の実施例となる発光装置を示す回 路構成図である。

【図4】本発明の固体撮像素子を「スチルビデオカメラ」に適用した場合を示すブロック図である。

【図5】従来の、MOS型固体撮像装置の回路構成図である。

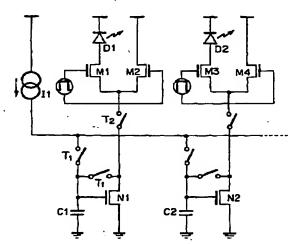
【図6】図5のMOS型固体撮像装置の動作を示すタイミング図である。

【図7】従来技術の課題を模式的に表した回路図及び特性図である。

【符号の説明】

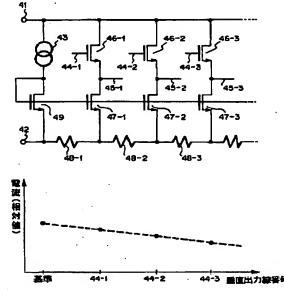
- 1 フォトダイオード
- 2 転送スイッチ

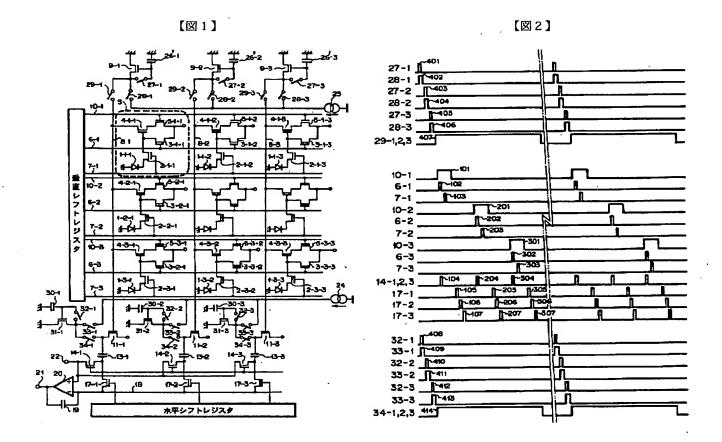
【図3】

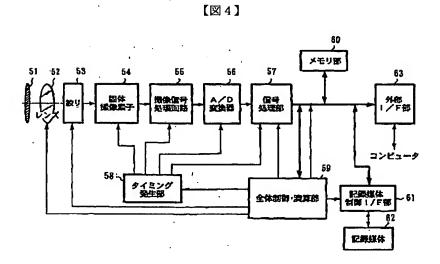


- 3 リセットスイッチ
- 4 増幅トランジスタ
- 5 選択スイッチ
- 6 信号線
- 7 信号線
- 8 垂直出力線
- 9 負荷トランジスタ
- 10 信号線
- 11 トランジスタ
- 10 12 トランジスタ
 - 13 クランプ容量
 - 14 トランジスタ
 - 16 垂直信号線
 - 17 水平転送スイッチ
 - 18 水平出力線
 - 19 負帰還容量
 - 20 増幅アンプ
 - 21 出力端子
- 22 電源端子
- 20 23 トランジスタ
 - 24 定電流源
 - 25 定電流源
 - 26 トランジスタ
 - 26' ホールド容量
 - 27, 28, 29 スイッチ
 - 30 ホールド容量
 - 31, 32, 33, 34 スイッチ

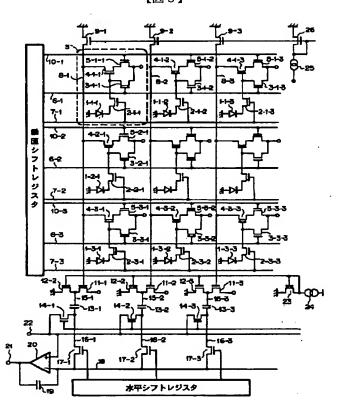
[図7]



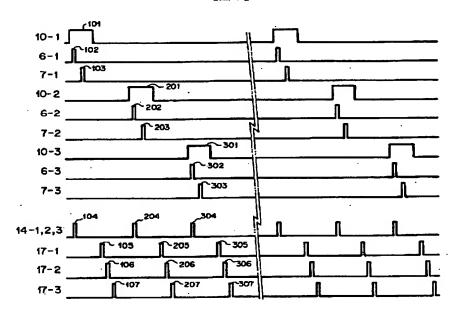




【図5】



【図6】



フロントページの続き

(51) Int.C1.7 G O 5 F 3/24 H O 4 N 5/335

識別記号

F I B 4 1 J 3/21 テーマコード(参考)

L

// H O 4 N 101:00